

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **02228168 A**

(43) Date of publication of application: **11.09.90**

(51) Int. Cl.

H04N 1/04
H04N 1/40

(21) Application number: **01048912**

(71) Applicant: **CANON INC**

(22) Date of filing: **28.02.89**

(72) Inventor: **HASEGAWA SHIZUO**

(54) **DOCUMENT READER**

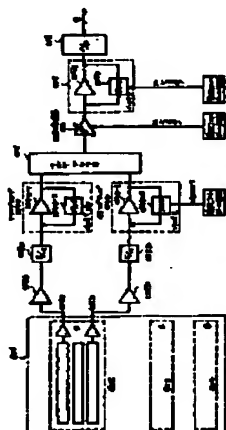
the deterioration of image.

(57) Abstract:

COPYRIGHT: (C)1990,JPO&Japio

PURPOSE: To prevent the deterioration of image by providing level correcting means before and after a synthesizing means which synthesizes outputs of channels into a series signal, eliminating the level difference between channels, and adapting the output to a required level of an A/D converter.

CONSTITUTION: The DC level of the dark output part of an odd picture element signal 101a is clamped at about 0V by a clamp amplifier 104a. An even picture element signal 101b is set to such reference level by a clamp amplifier 104b and a voltage control circuit 109, to which data is set by a CPU, that the offset level difference between odd and even picture element signals is eliminated. Both signals are multiplexed to a series picture element signal of one line by a multiplexer 105, and this signal has the white level set to a maximum value of the dynamic range of an A/D converter 108 by a variable amplifier 106 and has the dark level set to a minimum range by a clamp amplifier 107. Thus, the level difference between outputs is eliminated to adapt levels to the range of the A/D converter, thereby preventing



⑫ 公開特許公報(A) 平2-228168

⑤ Int. Cl.⁵H 04 N 1/04
1/40

識別記号

1 0 3 Z
G

庁内整理番号

7037-5C
6940-5C

⑬ 公開 平成2年(1990)9月11日

審査請求 未請求 請求項の数 1 (全12頁)

⑭ 発明の名称 原稿読取装置

⑯ 特 願 平1-48912

⑰ 出 願 平1(1989)2月28日

⑱ 発 明 者 長 谷 川 静 男 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
 ⑲ 出 願 人 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
 ⑳ 代 理 人 弁理士 丸 島 儀一

明 細 書

1. 発明の名称

原稿読取装置

2. 特許請求の範囲

複数の電荷転送チャンネルと、各電荷転送チャンネルごとに別々の出力部を有するマルチチャンネル型イメージセンサと、各電荷転送チャンネルの出力信号レベルの一方を基準レベルに補正する第1の補正手段と、他方の信号レベルを前記基準レベルに対して可変できる第2の補正手段と、前記両画素信号をイメージセンサの受光部の配列順と同一に合成する合成手段、合成手段によって合成された画素信号を増幅する可変増幅手段と、可変増幅手段の出力信号を任意のレベルに補正する第3の補正手段を備えたことを特徴とする原稿読取装置。

(以下略)



3. 発明の詳細な説明

(産業上の利用分野)

本発明は原稿読取装置に関し、特に、複数チャンネルによって電荷を転送するマルチチャンネル型イメージセンサを用いた原稿読取装置に関する。

〔従来の技術〕

第7図は従来の原稿読取装置を示す。

図において、901は3ラインカラーCCDイメージセンサで、デュアルチャンネル型CCDイメージセンサ902～904よりなり、奇数画素と偶数画素の電荷を別々に転送するようになっており、センサエレメント上には、R、G、Bの有機色分解フィルタが配置してある。71a、71bはバッファアンプ、72a、72bはイメージセンサの出力信号V₀₁、V₀₂中に含まれるリセットノイズを除去するためのサンプルホールド回路(S/H)、73a、73bは白板読取時の出力信号V₀₃、V₀₄のレベルを調整する可変増幅器、74a、74bは出力信号

V_{00A} , V_{00B} のレベル差を補正し、所定のレベル、例えば、 $GND (= 0V)$ レベルにクランプするクランプアンプ、75a, 75b は出力信号 V_{00A} , V_{00B} を増幅、クランプした信号をデジタルデータに変換する A/D 変換器、76 はデジタル値に変換された出力信号 V_{00A} , V_{00B} を 1 画素ごとに切り替えて本来の 1 ラインの読取信号に変換するセレクト回路である。

第 9 図は第 7 図に示す 3 ラインカラー CCD イメージセンサ 901 の構成を示す。

図において、91 は受光部で、入射する光量に応じて光電変換を行うものである。この受光部 91 の CCD センサエレメント上に R, G, B の色分解フィルタをオンウエハで配設してある。92, 93 はトランスファゲートであり、受光部 91 で蓄えられた電荷をシフトゲートパルス ϕ_{TC} に応じて CCD シフトレジスタ 94, 95 に転送するものである。受光部 91 の偶数の画素に蓄積された電荷は、各トランスファゲート 93 により偶数画素用の各 CCD シフトレジスタ 95 に転送

OSAR, OSBR, OSAG, OSBG, OSAB, OSBB は信号出力端子、 ϕ_{RAR} , ϕ_{RBR} , ϕ_{RAG} , ϕ_{RBG} , ϕ_{RAB} , ϕ_{RBB} はリセットパルス端子、 ϕ_{1R} , ϕ_{1G} , ϕ_{1B} , ϕ_{2R} , ϕ_{2G} , ϕ_{2B} は CCD シフトレジスタクロック端子、 ϕ_{1FR} , ϕ_{2FR} , ϕ_{1FG} , ϕ_{2FG} , ϕ_{1FB} , ϕ_{2FB} は CCD シフトレジスタ最終段クロック端子、 ϕ_{TGR} , ϕ_{TGG} , ϕ_{TGB} はトランスファゲートクロック端子、ODR, ODG, ODB はソースフォロワアンプドレイン端子である。

このように構成されたカラーイメージセンサ 901 において、受光部 91 に入射された光は、光量に比例した電荷に変換され、この電荷はシフトゲートパルス ϕ_{TC} によって CCD シフトレジスタ 95, 94 へ偶数画素、奇数画素別に別々に転送され、次に、駆動クロック ϕ_1 , ϕ_2 に従って、第 2 図に示すタイミングにより、1 ビットずつ出力ゲート 96 を介して FDA に出力され、その FDA の出力容量部 97a, 97b において

され、他方、受光部 91 の奇数の画素に蓄積された電荷は、各トランスファゲート 92 により奇数画素用の各 CCD シフトレジスタ 94 に転送される。CCD シフトレジスタ 94, 95 は、受光部 91 側から送り込まれてきた電荷を出力部へ CCD 転送 (完全転送) し、駆動クロック ϕ , (ϕ_{1A} , ϕ_{1RA} , ϕ_{1C} , ϕ_{1RA} , ϕ_{1A} , ϕ_{1RA}) と ϕ , (ϕ_{1A} , ϕ_{1RA} , ϕ_{1C} , ϕ_{1RA} , ϕ_{1A} , ϕ_{1RA}) により 2 相駆動されている。96 は出力ゲートであり、電荷を各 CCD シフトレジスタ 94, 95 から出力容量部 97a, 97b に送り込むものである。97a, 97b は出力容量部で、転送されてきた電荷を電圧に変換するものである。98a, 98b は 2 段のソースフォロワアンプで、出力インピーダンスを下げ、出力信号にノイズが乗らないようにするものである。

出力容量部 97a, 97b とソースフォロワアンプ分 98a, 98b により FDA (Floating Diffusion Amplifier) を構成している。

電荷出力が電圧に変換され、ついで、2 段のソースフォロワアンプ 98a, 98b および各出力端子 OSA, OSB を介して出力される。

受光部 91 に光を与えない状態において、偶数と奇数の CCD シフトレジスタ 95, 94 にかかる電位が若干違うため、出力端子 OSA, OSB から出力される暗出力レベルが異なる。

しかし従来の原稿読取装置は、出力信号 V_{00A} , V_{00B} を別々の処理系によって増幅、DC クランプ、A/D 変換の信号処理を行い、出力信号 V_{00A} , V_{00B} 間のレベル差を除去した後に、デジタル的に 1 画素ごとにマルチプレクスすることにより、読取時の 1 ラインの画像信号を得るようにしたので、可変増幅器、A/D 変換器が 2 系統必要となり、装置のコストダウンに限界があった。

そこで、第 8 図に示す様な構成が考えられる。

図において、901 は第 7 図と同一部分を示す。本実施例において、各 R, G, B の CCD イメージセンサの出力信号の信号処理系は同一の

回路構成であるので、RのCCDイメージセンサについて説明する。

802a, 802bはバッファアンプで、各々R-CCDイメージセンサ902の奇数画素信号801aおよび偶数画素信号801bを受けてインピーダンス変換を行うものである。803a, 803bはサンプルホールド回路(S/H)で、時系列的に出力されてくるR-CCDイメージセンサ902の奇数画素信号801a, 偶数画素信号801bに含まれるリセットノイズを除去するものである。804a, 804bは補正手段としてのクランプアンプで、各々、増幅器804a-1, 804b-2とクランプ回路804a-2, 804b-2とにより構成され、クランプアンプ804aは、サンプルホールド回路803aでリセットノイズが除去された奇数画素信号のDCオフセットレベルを0Vにクランプし、クランプアンプ804bはサンプルホールド回路803bでリセットノイズが除去された偶数画素信号のDCオフセットレベルをクランプアンプ804a

DCオフセット補正されたシリアル画素信号であるアナログ画素信号をデジタル画素信号に変換するものである。

次に、R-CCDイメージセンサ902を例に動作を説明する。

センサ902のCCDの構造がデュアルチャネル型であってセンサ画素91の奇数と偶数の電荷を別々のCCDシフトレジスタ94, 95により転送を行っているので、奇数, 偶数のCCDシフトレジスタ94, 95の電位の違いにより、奇数画素と偶数画素の出力DCオフセットレベルに違いが生じている。

奇数, 偶数画素間の出力DCオフセットレベルに差を有するR-CCDイメージセンサ902の出力信号801a, 801bは、バッファアンプ802a, 802bによりインピーダンス変換された後、サンプルホールド回路803a, 803bに入力される。この入力された信号はサンプルホールド回路803a, 803bにより、第2図(8), (9)に示すタイミングにより、サン

と同一レベル(0V)にクランプするものである。805は合成手段としてのマルチプレクサで、クランプアンプ804a, 804bから奇数画素信号と偶数画素信号とを入力とし、順次第2図(10)に示すタイミングで、奇数画素(ODD)信号と、偶数画素(EVEN)信号とを切り換えて、第9図に示すようなR-CCDイメージセンサ902の受光部の画素配列順にシリアル画素信号を得るものである。

806は可変増幅手段としての可変増幅器で、マルチプレクサ805によって時系列的に出力されるシリアル画素信号の出力レベルをA/D変換器808のダイナミックレンジまで増幅するものである。808はクランプアンプで、可変増幅器806によりA/D変換器808のダイナミックレンジまで増幅されたシリアル画素信号のDCオフセットレベルをA/D変換器808の最低基準レベル、すなわち、0Vにクランプするものである。

A/D変換器808はクランプアンプ807で

ルホールドされ、入力信号に含まれるリセットノイズが除去され、その後、各々のクランプアンプ804a, 804bに入力される。

そして、クランプアンプ804a, 804bにより、R-CCDイメージセンサ902からの暗出力部のDC出力レベルと、所定の基準レベル0Vとが比較され、暗出力部のDCレベルが0Vにクランプされる。従って、奇数画素信号と偶数画素信号が同一基準レベルにクランプされ、サンプルホールド回路803a, 803bの出力信号に存在していた奇数画素偶数画素信号間のDCオフセットレベル差が除去される。

同一基準レベル(0V)にクランプされた奇偶両画素信号は、マルチプレクサ805により、第2図(10)に示すタイミングに基づいて奇数画素信号と偶数画素信号が、順次、切換選択され、1ラインの直列画素信号に合成される。マルチプレクサ805により合成された直列画素信号の配列は、受光部の画素配列順と同一である。マルチプレクサ805により合成された直列画素

信号は、可変増幅器806により増幅され、R-CCDイメージセンサ902により基準白色板が読取走査された時に、出力レベルがA/D変換器808のダイナミックレンジの最大値にほぼ近似される。そして、この可変増幅器806により白レベルでのA/D変換器におけるダイナミックレンジの最大値に規制されたR信号は、クランプアンプ807により暗時の出力レベルがA/D変換器808のダイナミックレンジの最低レベルになるようクランプされる。

このようにしてA/D変換器808のダイナミックレンジに対して最大値と最小値が規制されたR信号は、A/D変換器808によりデジタル画信号に変換される。

以上、R-CCDイメージセンサについて説明したが、G-CCDイメージセンサ903、B-CCDイメージセンサ904についても本質的に同様の動作であるので説明を省略する。

〔発明が解決しようとしている問題点〕

ところが、前述した従来の原稿読取装置では、

〔問題点を解決するための手段〕

このような目的を達成するため、本発明は複数の電荷転送チャンネルと、各電荷転送チャンネルごとに別々の出力部を有するマルチチャンネル型イメージセンサと、各電荷転送チャンネルの出力信号レベルの一方を基準レベルに補正する第1の補正手段と他方の信号レベルを前記基準レベルに対して可変できる第2の補正手段と、前記両画素信号をイメージセンサの受光部の配列順と同一に合成する合成手段と、合成手段によって合成された画素信号を増幅する可変増幅手段と、増幅手段の出力信号を任意のレベルに補正する第3の補正手段を備えたことを特徴とする。

〔実施例〕

以下に、図面を参照して本発明の実施例を詳細に説明する。

第1図は本発明の一実施例を示す。図においてカラーイメージセンサ901は第8図と同一部分を示す。

本実施例において、各R、G、BのCCD

クランプアンプ804a、804bにおいて同一基準レベル(0V)にクランプしようとしてもクランプアンプ804a、804bのクランプ精度によるクランプレベルのバラツキ、及びマルチプレクサ805のマルチプレクス時の各チャンネル間のオフセット誤差等によってマルチプレクス後の偶奇画素間にオフセットレベルに若干の差が発生してもマルチプレクス後の可変増幅器806、クランプアンプ807により若干のオフセットレベルの差が増幅拡大されA/D808によるA/D後データにオフセットレベル差として現われてしまう。

又、偶奇画素間にオフセットレベル差が生じるため、クランプアンプ807によりA/D前でA/D変換器808の基準最低レベルにクランプしようとしても誤差を生じ、目的レベルにクランプできなくなってしまう。

本発明の目的は、上記のような問題点を解決し、画像の劣化を防止できる原稿読取装置を提供することにある。

イメージセンサの出力信号の信号処理系は同一の回路構成であるのでRのCCDイメージセンサについて説明する。

102a、102bはバッファアンプで、各々R-CCDイメージセンサ902の奇数画素信号101aおよび偶数画素信号101bを受けてインピーダンス変換を行うものである。103a、103bはサンプルホールド回路(S/H)で、時系列的に出力されてくるR-CCDイメージセンサ902の奇数画素信号101a、偶数画素信号101bに含まれるリセットノイズを除去するものである。

104a、104bは補正手段としてのクランプアンプで、各々、増幅器104a-1、104b-1とクランプ回路104a-2、104b-2とにより構成され、クランプアンプ104aは、サンプルホールド回路103aでリセットノイズが除去された奇数画素信号のDCオフセットレベルを基準レベル $V_{ref}=0V$ にクランプし、クランプアンプ104bはサンプルホールド

回路103bでリセットノイズが除去された偶数画素信号のDCオフセットレベルを電圧コントロール回路109より出力される基準レベル V_{ref} にクランプするものである。

105は合成手段としてのマルチプレクサで、クランプアンプ104a、104bからの奇数画素信号と偶数画素信号とを入力とし、順次第2図(10)に示すタイミングで奇数画素(ODD)信号と、偶数画素(EVEN)信号とを切り換えて、第9図に示すようなR-CCDイメージセンサ902の受光部の画素配列順にシリアル画素信号を得るものである。

106は可変増幅手段としての可変増幅器で、マルチプレクサ105によって時系列的に出力されるシリアル画素信号の出力レベルをA/D変換器108のダイナミックレンジまで増幅するものであり、電圧コントロール回路110より出力されるコントロール電圧 V_{cont} によって増幅度が変化する電圧制御増幅器(Voltage Control Amplifier: VCA)によって構成されている。

| CPU設定データ | 出力電圧 |
|----------|--------------------|
| 00H | $-V_{ref}/128$ [V] |
| ↓ | ↓ |
| 80H | 0 [V] |
| ↓ | ↓ |
| FFH | $+V_{ref}/128$ [V] |

なる出力電圧が出力される。

電圧コントロール回路110と111は構成が同一であるので説明は電圧コントロール回路110で代表される。

電圧コントロール回路110は電圧コントロール回路109と同様に8ビットの乗算型D/A変換器110a、オペレーションアンプ110bから構成され(第4図)、乗算型D/A変換器110aのレファレンス入力 V_{ref} の値をCPUの設定データ値に従い、2象現乗算され、例えば

| CPU設定データ | 出力電圧 |
|----------|--------------------|
| 00H | 0 [V] |
| ↓ | ↓ |
| 80H | $-V_{ref}/128$ [V] |
| ↓ | ↓ |
| FFH | $-V_{ref}$ [V] |

なる電圧を V_{cont1} 、 V_{cont2} として出力する。

107はクランプアンプで、可変増幅器106によりA/D変換器108のダイナミックレンジまで増幅されたシリアル画素信号のDCオフセットレベルを電圧コントロール回路111のコントロール電圧 V_{cont2} に従いA/D変換器108の最低基準レベル V_{bottom} (本実施例では $V_{bottom}=0$ V)にクランプするものである。A/D変換器108はクランプアンプ107でDCオフセット補正されたシリアル画素信号であるアナログ画素信号をデジタル画素信号に変換するものである。

ここで電圧コントロール回路109、110、111について説明する。

第3図によれば、電圧コントロール回路109は8ビットの乗算型D/A変換器109a、オペレーションアンプ109b、109c及び抵抗R、2Rで構成されており、乗算型D/A変換器109aのレファレンス入力 V_{ref} の値を図示されていないCPUの設定データ値に従い4象現乗算され、例えば

ここで電圧コントロール回路110と111との相違は、電圧コントロール回路110が電圧制御増幅器(VCA)106の制御電圧 V_{cont1} を作っているのに対し電圧コントロール回路111がクランプアンプ107のクランプすべきクランプレベルの設定値を制御しており、このクランプレベルはA/D変換器108の最低基準レベル V_{bottom} とはほぼ一致している。よって電圧コントロール回路110、111の乗算型A/D変換器110aのレファレンス入力 V_{ref} は各々制御する電圧に従い異なっている。

次に、R-CCDイメージセンサ902を例に動作を説明する。

センサ901のCCDの構造がデュアルチャネル型であってセンサ画素91の奇数と偶数の電荷を別々のCCDシフトレジスタ94、95により転送を行っているので、奇数、偶数のCCDシフトレジスタ94、95の電位の違いにより、奇数画素と偶数画素の出力DCオフセットレベルに違いが生じている。

奇数、偶数画素間の出力DCオフセットレベルに差を有するR-CCDイメージセンサ902の出力信号101a, 101bは、バッファアンプ102a, 102bによりインピーダンス変換された後、サンプルホールド回路103a, 103bに入力される。この入力された信号はサンプルホールド回路103a, 103bにより、第2図(8), (9)に示すタイミングにより、サンプルホールドされ、入力信号に含まれるリセットノイズが除去され、その後、各々のクランプアンプ104a, 104bに入力される。

そしてクランプアンプ104aによりR-CCDイメージセンサ902からの暗出力部のDC出力レベルと、所定の基準レベル $V_{ref} = 0V$ とが比較され、暗出力部のDCレベルがほぼ0Vにクランプされる。

R-CCDイメージセンサ902のもう一方の出力信号はクランプアンプ104bによりクランプアンプ104aと同様に基準レベル V_{ref} にクランプされるが、この際、基準レベル V_{ref} は

マルチプレクサ105により合成された直列画素信号は可変増幅器106により増幅され、R-CCDイメージセンサ502により基準白色板が読取走査された時に、出力レベルがA/D変換器108のダイナミックレンジの最大値にほぼ近似される。

ここで、可変増幅器106の増幅度の設定は後述するクランプアンプ107でR-CCDイメージセンサ502の暗時の出力レベルがA/D変換器108のダイナミックレンジの最低レベルになる様に調整された後、基準白色板を読取り、A/D変換器108の出力データを図示されていないCPUによって読取り、出力データがA/D変換器108のダイナミックレンジの最大値FF_Hにほぼ近いレベルになる様に電圧コントロール回路110にCPUからデータがセットされることにより行われる。

そしてこの可変増幅器106により白レベルのA/D変換器108におけるダイナミックレンジの最大値に規制されたR信号は、クランプアンプ

最終的にA/D変換器108でデジタル画素信号に変換されたCCD出力信号のODD/EVENの出力データの差を本実施例では図示していないCPUによって検出し、本実施例ではODD側のクランプアンプ104aの基準レベル V_{ref} が0Vに固定されているので、デジタル画素信号においてODD/EVENの差がなくなる様に図示されていないCPUが前記の検出値に従って電圧コントロール回路109にデータを設定し基準レベル V_{ref} を設定することにより、奇数画素信号と偶数画素信号間のDCオフセットレベル差が除去される。

奇偶画素間のDCオフセットレベル差が除去された奇偶画素信号はマルチプレクサ105により、第2図(10)に示すタイミングに基づいて奇数画素信号と偶数画素信号が、順次、切換選択され、1ラインの直列画素信号に合成される。

マルチプレクサ105により合成された直列画素信号の配列は、受光部の画素配列順と同一である。

107により暗時の出力レベルがA/D変換器108のダイナミックレンジの最低レベルになる様にクランプされる。

ここで、クランプアンプ107のクランプレベルの設定はクランプアンプ104a, 104bによりODD/EVENのレベル差が除去された後、暗時の出力レベルを図示されていないCPUで読取り、電圧コントロール回路111にフィードバックすることにより制御電圧 V_{cont} のレベルを上下させることによりA/D変換器108のダイナミックレンジの最低レベル V_{bottom} に近似したレベルになるように調整される。

このようにしてA/D変換器108のダイナミックレンジに対して最大値と最小値が規制されたR信号は、A/D変換器108によりデジタル画素信号に変換される。

以上、R-CCDイメージセンサについて説明したが、G-CCDイメージセンサ903, B-CCDイメージセンサ904についても本質的に同様の動作であるので説明を省略する。

なお、本実施例では、デュアルチャネル型イメージセンサを用いた例を説明したが、デュアルチャネル以上、例えば、クワドチャネル等のマルチチャネル型イメージセンサを用いても本質的に同様の作用効果を奏することができる。

<他の実施例1>

第5図は本発明の他の実施例を示す。

第1図の実施例と第5図の実施例との比較で言えば補正手段が相違する。すなわち、一実施例ではODD/EVEN間の出力レベルの違いを補正するために、クランプアンプ104aの基準レベル V_{ref} を固定とし、クランプアンプ104bの基準レベル V_{ref} を基準レベル V_{ref} に対して可変としたが、本実施例では、クランプアンプ104aの基準レベル V_{ref} も可変とし、そのための電圧コントロール回路112を新たに設けた。

この様に構成したので、第1図の実施例では、R-CCDイメージセンサからの暗出力部のDC

この様にしたので、本実施例の効果は第1図示の実施例のそれと本質的に相違しない。

<他の実施例2>

第6図に一実施例の他の実施例を示す。

第6図の実施例と第1図の実施例と比較すると、第1図の実施例ではODD/EVEN間の出力レベルの違いを補正するためにクランプアンプ104aの基準レベル V_{ref} を固定とし、クランプアンプ104bの基準レベル V_{ref} を基準レベル V_{ref} に対して可変とし、ODD/EVENの出力レベルの差を完全に除去した後にマルチプレクサ105で奇偶両画素をR-CCDイメージセンサ902の画素配列と同一になる様に合成し、可変増幅器106、クランプアンプ107でA/D変換器108のダイナミックレンジの最大レベル V_{top} と最小レベル V_{bottom} の中に合成画素信号が入る様に増幅度とオフセットレベルを可変していた。

これに対し、本実施例では、クランプアンプ104a、104bは基準レベル V_{ref} 、 V_{ref}

出力レベルが増幅器104a-1、104b-1により増幅され、クランプ回路104a-2、104b-2により所定のレベルにクランプされるが、その際、クランプ回路104a-2では固定基準レベル $V_{ref}=0V$ にクランプされ、104b-2ではODD側の出力レベルに合致する様に基準レベル V_{ref} を電圧コントロール回路109の制御電圧 V_{ctrl} によって上下させてODD/EVENの出力レベル差が除去される。

他方、本実施例では、クランプ回路104a-2、104b-2の基準レベル V_{ref} 、 V_{ref} が各々可変であり、ODD/EVEN各々の最終出力レベルを図示されていないCPUが読取り、ODD/EVEN別々に同一設定レベルになる様に電圧コントロール回路112、109をCPUが制御し、制御電圧 V_{ctrl} 、 V_{ctrl} によって各クランプ回路104a-2、104b-2の基準レベル V_{ref} 、 V_{ref} を可変することにより、ODD/EVENの出力レベル差が除去される。

を同一の設定レベル（実施例では $V_{ref}=V_{ref}=0V$ ）としてクランプ動作を行いマルチプレクサ105、可変増幅器106、クランプアンプ107でODD/EVENの合成、A/D変換器108のダイナミックレンジレベルの調整終了後にオフセット可変増幅器113を設ける。

オフセット可変増幅器113は増幅器113a、第3、第4の電圧コントロール回路115、116及び電圧コントロール回路115、116の出力信号である V_{ctrl} 、 V_{ctrl} をODD/EVENの画素の配列に従って、切換え合成する第2のマルチプレクサ115から構成されており、電圧コントロール回路115、116の構成は前述した第3図の電圧コントロール回路109の構成と同一である。

さて、ODD/EVEN間の出力レベル差はA/D変換後のODD/EVENの出力データを図示されないCPUで読取り、ODD/EVENの出力データの違いがなくなる様に各電圧コントロール回路115、116にデータを設定し、

各出力 V_{cont1} 、 V_{cont2} を第2図(10)のタイミング(マルチプレクサ105のODD/EVENの選択信号と同一)で切換、ODD/EVENの合成制御電圧 V_{cont} を作り、増幅器113aのオフセットレベルをODD/EVEN別々に補正を行う。

この様にしたので、本実施例の効果は第1図の一実施例のそれと本質的に相違しない。

[発明の効果]

以上説明したように、本発明によれば、上記の様に構成したので電荷転送チャネルの出力信号間に発生する出力レベル差を除去でき、かつA/D変換器のダイナミックレンジ、特に最小基準レベル(V_{bottom})に出力信号を適切に合わせることが可能となる効果がある。

4. 図面の簡単な説明

第1図は本発明一実施例の原稿読取装置を示すブロック図、

第2図は第1図の各部のタイミングの一例を示すタイミングチャート図、

第3図は第1図の電圧コントロール回路109を示すブロック図、

第4図は第1図の電圧コントロール回路110、111を示すブロック図、

第5図は本発明他の実施例の原稿読取装置を示すブロック図、

第6図は本発明の更に他の実施例の原稿読取装置を示すブロック図、

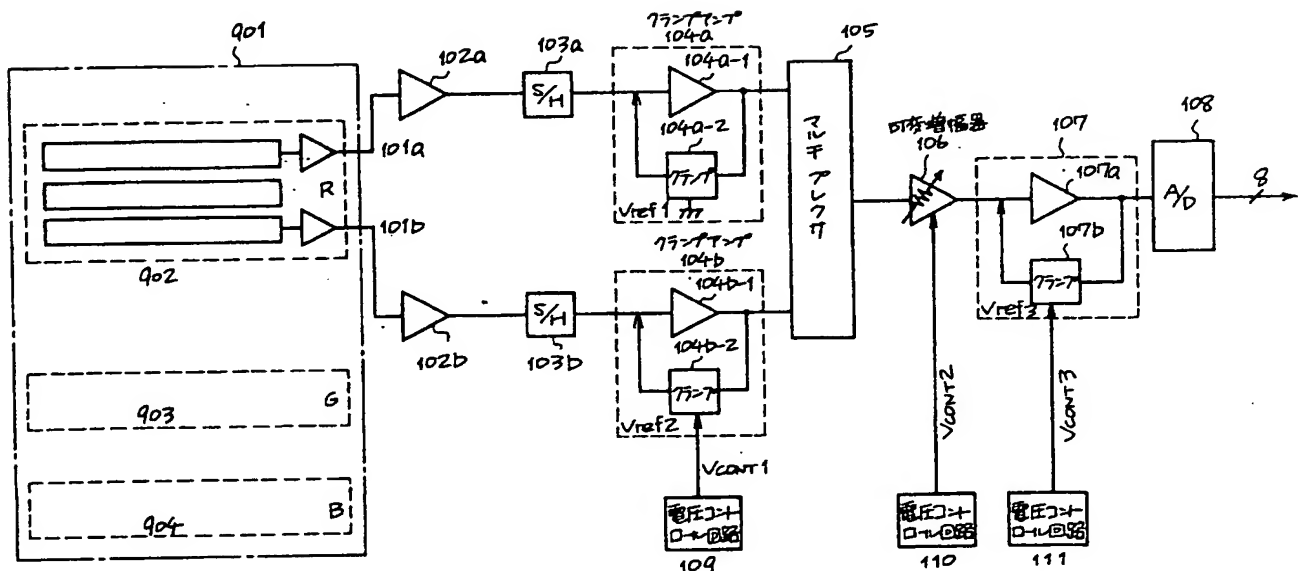
第7図及び第8図は従来の原稿読取装置を示すブロック図、

第9図は第7図及び第8図に示すイメージセンサの一例を示すブロック図であり、

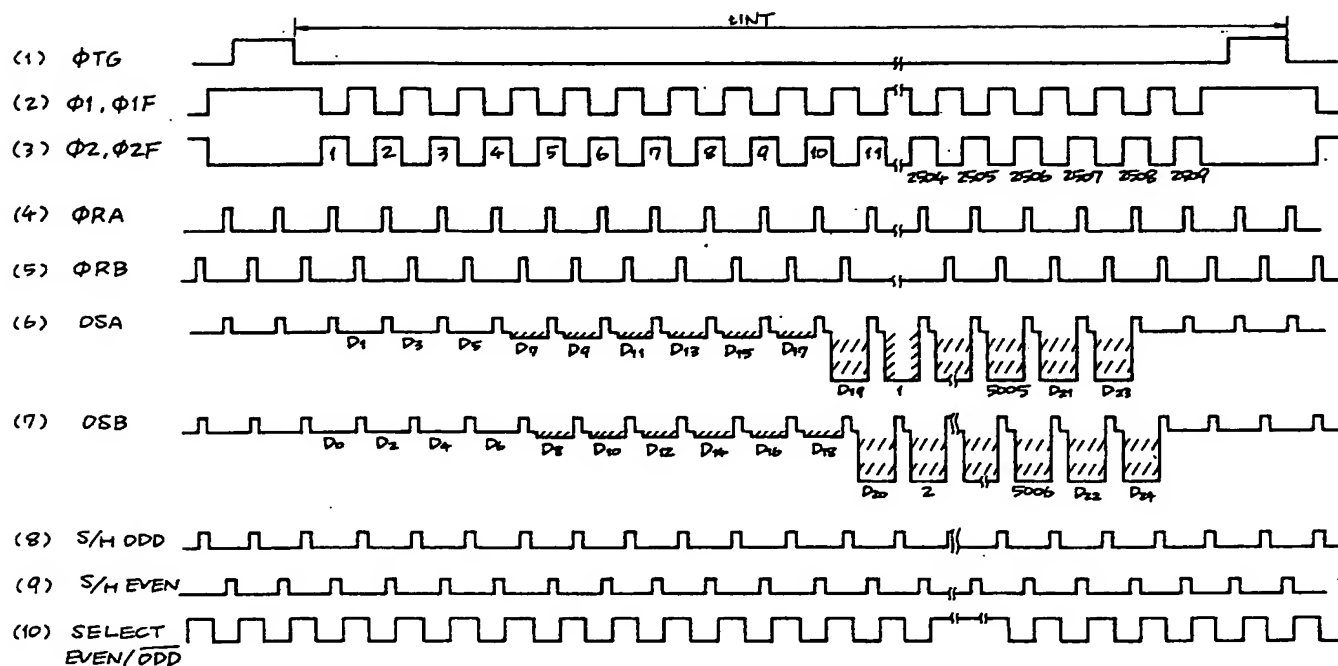
901はカラーイメージセンサ、104a、bはクランプアンプ、109、110及び111は電圧コントロール回路、108はA/D変換器である。

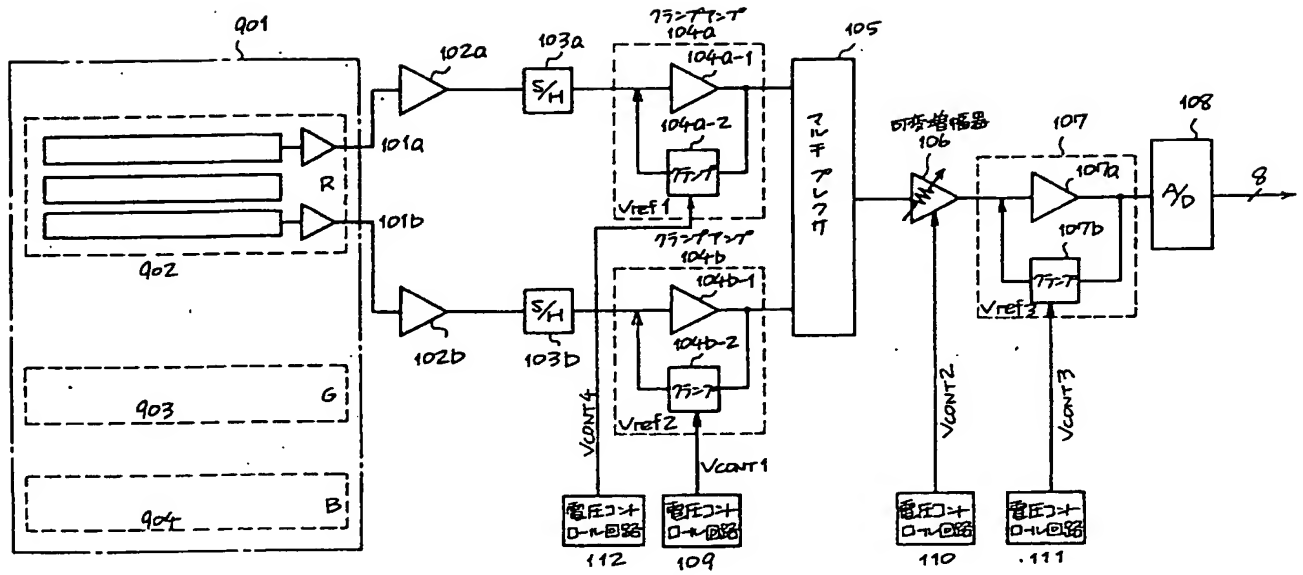
出願人 キヤノン株式会社

代理人 丸島 備一

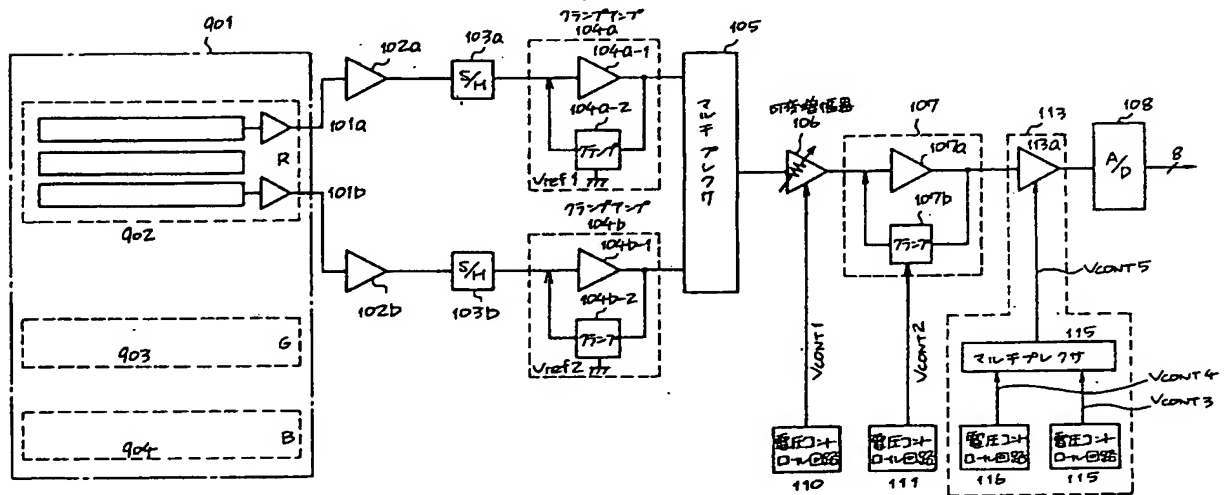


第1図

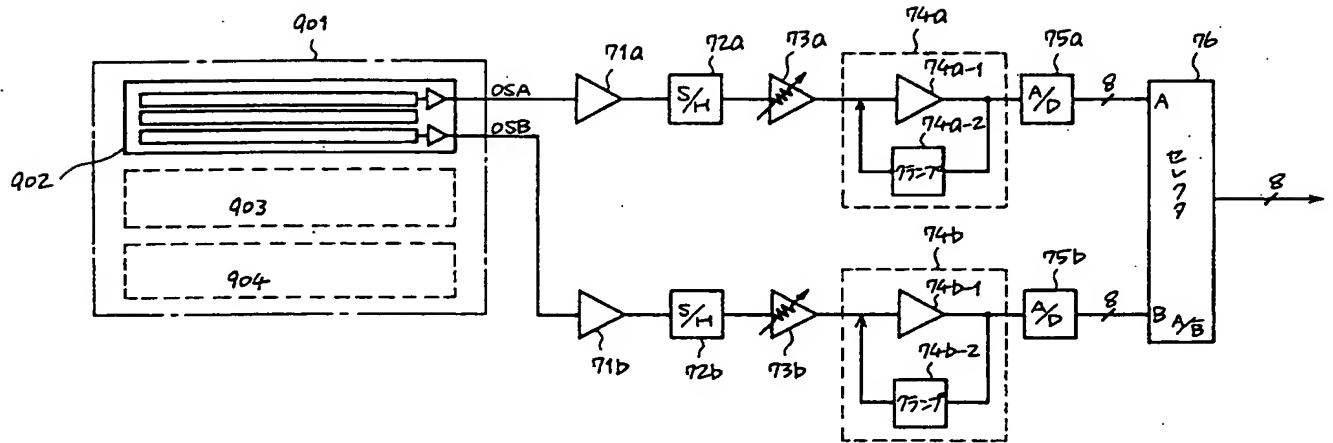




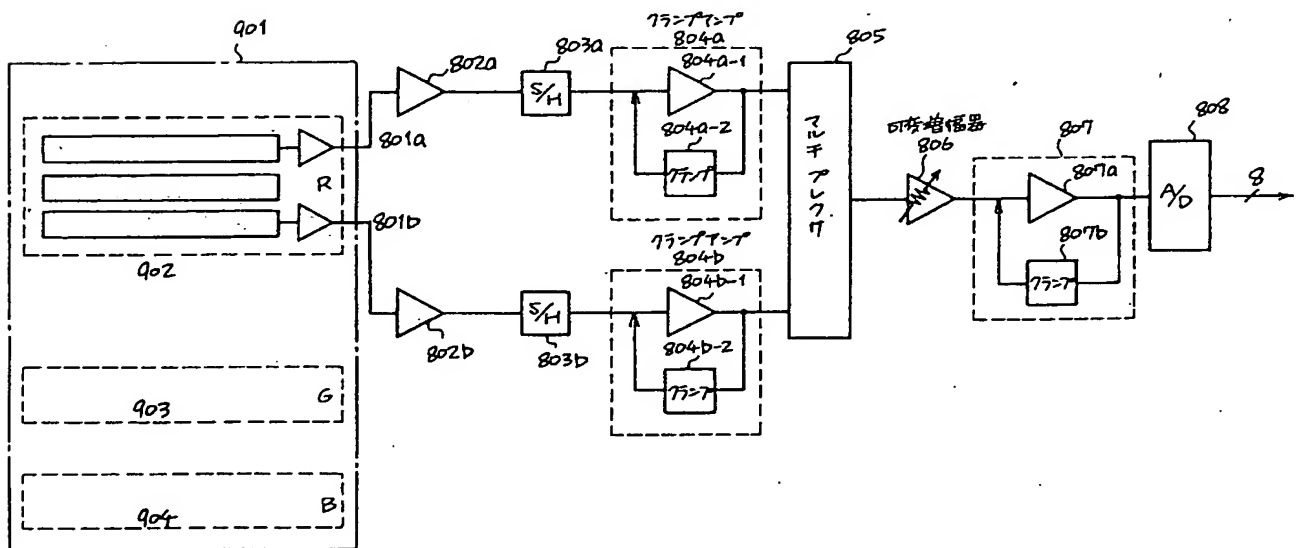
第5図



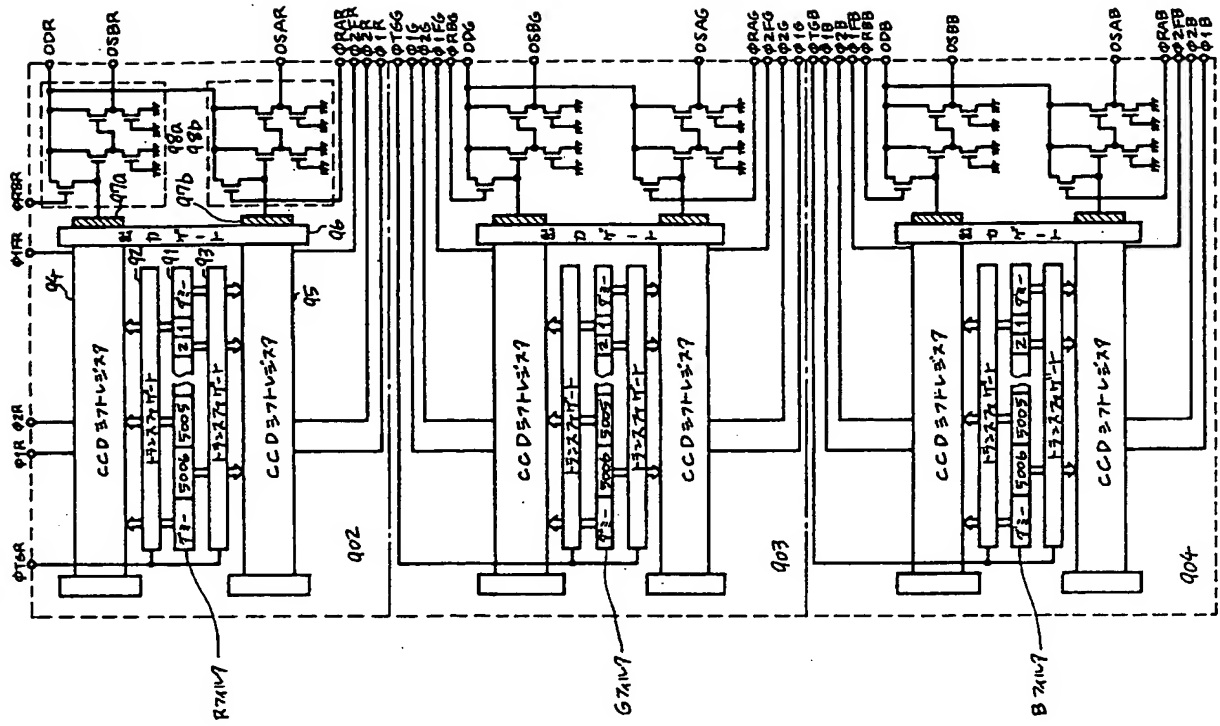
第6図



第7図



第8図



第9図